

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-366128

(43)Date of publication of application : 20.12.2002

(51)Int.Cl.

G09G 5/00
G01C 21/00
G08G 1/0969
H04N 5/265
H04N 5/445
H04N 5/45

(21)Application number : 2001-172729

(71)Applicant : DENSO CORP

(22)Date of filing : 07.06.2001

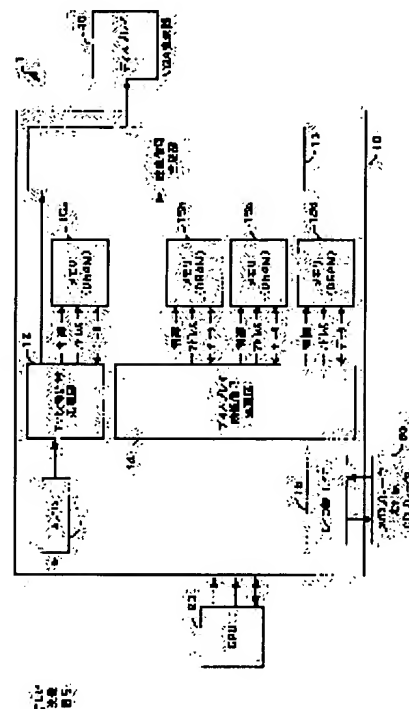
(72)Inventor : KANEKO SHOJI

(54) VIDEO SIGNAL GENERATING DEVICE AND NAVIGATION DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To enable adaptation to a display of high resolution without unnecessarily increasing the memory capacity used for display processing of various pictures.

SOLUTION: When a video signal of television video is outputted, a memory 15a is allocated to a television video signal processing part 12 under the control of a CPU 20. The television video signal processing part 12 inputs the television video signal as data to a memory 15a through an A/D converter 11, generates a video signal according to the data inputted to a memory 15a, and outputs it to the display 40 through a video signal composition part 13. When video for navigation is outputted, on the other hand, memories 15a to 15d are so allocated that the CPU 20 and display video signal processing part 14 can access them. The CPU 20 writes data for navigation video generation to the memories 15a to 15d and a display video signal processing part 14 generates a video signal by reading the memories 15a to 15d and outputs it to the display 40 through the video signal composition part 13.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-366128
(P2002-366128A)

(43) 公開日 平成14年12月20日 (2002.12.20)

(51) Int.Cl. ⁷	識別記号	F I	キーワード* (参考)
G 0 9 G 5/00	5 1 0	C 0 9 G 5/00	5 1 0 X 2 F 0 2 9
	5 3 0		5 1 0 A 5 C 0 2 3
G 0 1 C 21/00		G 0 1 C 21/00	5 3 0 M 5 C 0 2 5
G 0 8 G 1/0969		C 0 8 G 1/0969	A 5 C 0 8 2
			5 H 1 8 0

審査請求 未請求 請求項の数 8 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2001-172729(P2001-172729)

(22) 出願日 平成13年6月7日(2001.6.7)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 金子 尚司

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(74) 代理人 100082500

弁理士 足立 勉

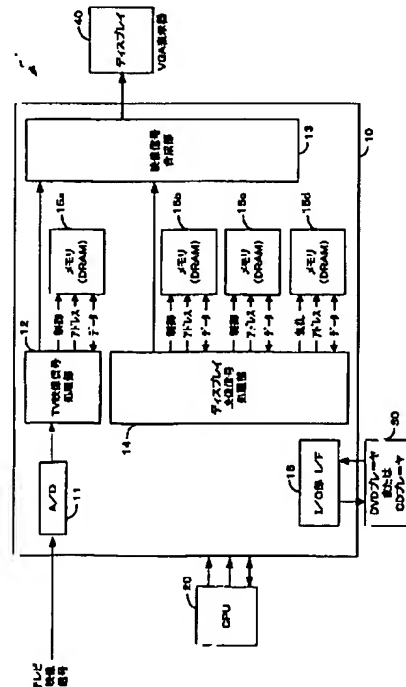
最終頁に続く

(54) 【発明の名称】 映像信号生成装置及びナビゲーション装置

(57) 【要約】

【課題】各種映像を表示処理するために使用するメモリ容量を無駄に増やすことなく高解像度のディスプレイに対応可能とする。

【解決手段】テレビ映像の映像信号を出力する場合にはCPU20の制御によりテレビ映像信号処理部12にメモリ15aを割り当てる。テレビ映像信号処理部12はA/D変換器11を介しテレビ映像信号をデータとしてメモリ15aに取り込みメモリ15aに取り込んだデータに基づいて映像信号を生成して映像信号合成部13を介してディスプレイ40へ出力する。一方ナビゲーション用の映像を出力する場合にはCPU20及びディスプレイ映像信号処理部14がアクセス可能にメモリ15a～15dを割り当てる。CPU20はナビゲーション映像生成用のデータをメモリ15a～15dに書き込みディスプレイ映像信号処理部14はメモリ15a～15dを読み出して映像信号を生成して映像信号合成部13を介してディスプレイ40へ出力する。



【特許請求の範囲】

- ・ 【請求項1】メモリに記憶されたデータに基づいて映像信号を生成するための複数の映像信号生成手段と、前記複数の映像信号の中から、いずれか1以上の映像信号を選択し、該選択された映像信号に基づいて、出力する映像信号を生成する映像信号合成手段とを備えた映像信号生成装置において、前記映像信号合成手段で選択する映像信号を生成するための映像信号生成手段に対して、該映像信号を生成するために必要なメモリを、所定のブロック単位で、当該映像信号生成手段からアクセス可能に割り当てる制御手段を備えることを特徴とする映像信号生成装置。
- 【請求項2】請求項1に記載の映像信号生成装置において、前記複数の映像信号生成手段のうち少なくとも1の映像信号生成手段は、外部からの映像信号をデータとして、前記制御手段によって割り当てられた前記メモリに取り込み、該メモリに取り込まれたデータに基づいて映像信号を生成することを特徴とする映像信号生成装置。
- 【請求項3】請求項2に記載の映像信号生成装置において、前記外部からの映像信号は解像度変換が必要な映像信号であることを特徴とする映像信号生成装置。
- 【請求項4】請求項1～3のいずれかに記載の映像信号生成装置において、前記複数の映像信号生成手段のうち少なくとも1の映像信号生成手段は、CPUからの指示に基づき前記制御手段によって割り当てられた前記メモリにデータを記憶し、該メモリに記憶されたデータに基づいて映像信号を生成することを特徴とする映像信号生成装置。
- 【請求項5】請求項1～4のいずれかに記載の映像信号生成装置において、前記制御手段は、前記メモリのブロックをCPUからアクセス可能に割り当てる機能を備えることを特徴とする映像信号生成装置。
- 【請求項6】請求項1～5のいずれかに記載の映像信号生成装置において、前記制御手段は、前記メモリの複数のブロックを1の映像信号生成手段またはCPUに割り当てる場合には、当該映像信号生成手段またはCPUが連続したアドレスでアクセス可能に割り当てることを特徴とする映像信号生成装置。
- 【請求項7】請求項1～6のいずれかに記載の映像信号生成装置において、当該請求項における各手段は前記メモリを搭載したチップ内に備えることを特徴とする映像信号生成装置。
- 【請求項8】請求項1～7のいずれかに記載の映像信号生成装置を備えたナビゲーション装置。
- 【発明の詳細な説明】
- 【0001】

【発明の属する技術分野】映像信号生成装置等に関する。

【0002】

【従来の技術】従来より、車両に搭載され、ナビゲーション用の映像、エアコン・オーディオ等の状態等を示す映像、テレビ放送の受信映像などを合成（切替等を含む）して、ディスプレイに表示するマルチビジョンシステムが知られている。

【0003】このような従来のマルチビジョンシステムは、例えば図3に示すように、エアコン・オーディオ等の機器の状態等を示す映像信号を生成するディスプレイ装置60と、ナビゲーション用の映像信号を生成するナビゲーション装置70と、これらの映像信号及び図示しないテレビ受信機からの映像信号を入力して合成して表示する表示装置80とを備えたシステムとして構成される。

【0004】ディスプレイ装置60は、CPU62が、図示しないI/O部から取り込んだエアコン等の状態に基づき、表示内容をメモリ64bに書き込む。一方ディスプレイ映像処理部64aは、メモリ64bに書き込まれたデータからディスプレイ映像信号を生成して出力する。

【0005】ナビゲーション装置70も同様に、CPU72がI/O部74cを介してDVDプレーヤまたはCDプレーヤ等の記憶装置76から読み出した地図データ等をメモリ74bに書き込む。そして、ディスプレイ映像処理部74aは、メモリ74bに書き込まれたデータからナビ映像信号を生成して出力する。

【0006】なお、ディスプレイ映像信号、ナビ映像信号及びテレビ受信機からのテレビ映像信号は、例えばアナログRGB信号として出力される。そして表示装置80の映像信号合成部82は、これらの映像信号を入力し、表示装置80に備えた図示しないスイッチの状態によって、入力した映像信号の中から1の映像信号を選択してディスプレイ84へ出力したり、入力した映像信号に対して拡大縮小合成等の加工をした映像信号をディスプレイ84へ出力する。そして、ディスプレイ84は、映像信号合成部82から入力した映像信号に基づいて表示を行う。

【0007】

【発明が解決しようとする課題】このディスプレイ84は、例えば320×240画素（以下CGAと称する）で構成され、アナログRGB信号を入力して表示するカラー液晶ディスプレイなどが用いられている。しかしながら、ナビゲーション装置の表示内容の高精度化のため、また記憶装置76であるDVD等に記録された映像等を高画質で再生するためなどに、例えば640×480画素（以下VGAと称する）等の高解像度のディスプレイを用いることがある。この場合、従来のCGAの4倍の画素に対する制御を行う必要があり、ディスプレイ

- ・ bは、従来の4倍のメモリが必要となる。また、このような高解像度のディスプレイでは、入力する映像信号も従来のアナログRGB信号ではなく、デジタルRGB信号を用いることが多い。そのためテレビ受信機から出力されるアナログRGBのテレビ映像信号も、一旦メモリに取り込んでデジタルRGB信号に変換する必要がある。さらに、テレビ映像の解像度に比べディスプレイの解像度が高くなるためテレビ映像の拡大処理を行う必要がありそのためのメモリも必要となる。

【0008】このように、高解像度のディスプレイに対応するために従来のものより各装置のメモリ容量をそれぞれ4倍にしたり、新たにメモリを設けたりする必要がある。したがって、コストがかかり、小型化も困難になるといった問題がある。そこで本発明は、各種映像を表示処理するために使用するメモリ容量を無駄に増やすことなく高解像度のディスプレイに対応可能な映像信号生成装置等を提供することを目的とする。

【0009】

【課題を解決するための手段及び発明の効果】上述した問題点を解決するためになされた請求項1に記載の映像信号生成装置は、映像信号合成手段で選択される映像信号を生成するための映像信号生成手段に対してメモリが所定のブロック単位で割り当てられる。

【0010】ここで「所定のブロック単位で割り当てる」とは、メモリ全体を複数のブロック（領域）に分けて、その中のいずれか1以上のブロックを割り当てることをいう。例えば、メモリ全体を第1～第4の4つのブロック（部分）に分け、第1の映像信号生成手段に対して第1のメモリブロックを割り当て、第2の映像信号生成手段に対して第2・第3・第4のメモリブロックを割り当てるといった具合である。このような場合、第1の映像信号生成手段によって生成された映像信号と第2の映像信号生成手段によって生成された映像信号は、映像信号合成手段で合成されて出力される。

【0011】また、例えば制御手段は第3の映像信号生成手段に上記第1～第4のすべてのメモリブロックを割り当て、第1及び第2の映像信号生成手段に対する割り当てを行わないようにして、第3の映像信号生成手段によって生成された映像信号を出力することもできる。

【0012】したがって、このように同時には出力を必要とされない映像信号を生成するための複数の映像信号生成手段間で、アクセスするメモリブロックを共有することができる。上述のように出力を要しない映像信号生成手段に割り当てていたメモリブロックを、出力を要する映像信号生成手段に割り当てることができる。よってメモリを効率的に利用することができる。つまり、最低限、同時に出力を行う必要のある映像信号を生成するための映像信号生成手段に割り当てるメモリブロックの合計容量さえ確保すればよいことになる。

【0013】例えば、図3に示した従来の構成をそのまま上述したVGAの表示装置に適用しようとする、ナビ映像信号とディスプレイ映像信号とを切り替えて表示する場合には、ナビ映像信号とディスプレイ映像信号とをそれぞれ生成するのに必要なメモリブロックの合計容量のメモリが必要である。しかし、請求項1に記載の発明によれば、最低限、ナビ映像信号を生成するために必要なメモリブロックの容量とディスプレイ映像信号を生成するのに必要なメモリブロックの容量のうちいずれか一方の多い方のメモリ容量（領域）を用意すればよいことになる。したがって、必要なメモリ量を削減することができ、システムを小型化することができる。

【0014】また、出力する映像信号であるか否か、すなわち選択する映像信号であるか否かは、例えばスイッチの状態に応じて決定するようにしてもよいし、例えば、メモリ等に基づき込まれた状態に基づいて決定するようにしてもよい。また、所定の信号が入力された場合にその信号に応じて決定するようにしてもよい。例えばCPUや映像信号の選択手段等からその信号等を出力して制御するようにしてもよい。

【0015】そして映像信号生成手段は、例えば請求項2に示すようにして、外部からの映像信号をメモリに取り込み、メモリ内のデータから映像信号を生成するものでもよいし、請求項4のようにCPUによってメモリ内に描画（記憶）されたデータに基づいて映像信号を生成するものでもよい。請求項2に示す外部から取り込む映像信号としては、種々の映像信号を利用することができる。例えば、請求項3に示すようにテレビ等の解像度変換が必要な映像信号とするとよい。

【0016】そしてさらに請求項5に示すようにして、メモリをCPUからアクセスできるようにすることで、例えばCPUが実行するプログラムを格納したり、CPUのプログラム実行時のワークエリアとして利用したり、種々のデータを格納したりすることができる。

【0017】そして、このようにメモリを割り当てる際には、請求項6に示すように、割り当て対象の映像信号生成手段またはCPUからは連続したアドレス空間としてメモリにアクセスできるように割り当てるとよい。このようにすれば、映像信号生成手段はメモリ内のデータに連続してアクセスすることができ、映像信号を容易に生成することができる。したがって、各映像信号生成手段のハードウェアの構成を単純化することができる。そして、CPUもメモリ空間が分断されることなく、メモリに対して連続してアクセスすることができるので、格納するデータ構造の設計やプログラムの作成が容易になる。

【0018】このように各部の構成を単純化することができ、メモリ空間が分断されることによって生ずる未使用のメモリや、分断されたメモリに対応するためのプログラムやハードウェアが不要となり、使用するメモリ容

量を削減することができる。よってシステムの小型化が可能となる。

【0019】そして、このようなメモリと各手段は請求項7に示すようなチップ内に設けるとよい。このようなチップでは、搭載されるメモリの容量が予め決まっている場合があり、そのような場合にも、有効にチップ内のメモリを利用することができる。また1チップ化することで小型化することができる。

【0020】上述した映像信号生成装置は、種々の電子機器に備えることができ、電子機器のメモリを削減し、機器を小型化することができる。例えば、請求項8に示したナビゲーション装置に備えることができる。このようなナビゲーション装置では、上述のようにメモリを有効利用することができるので、メモリ容量を削減することができ、ナビゲーション装置を小型化することが可能となる。

【0021】

【発明の実施の形態】以下、本発明が適用された実施例について図面を用いて説明する。なお、本発明の実施の形態は、下記の実施例に何ら限定されることなく、本発明の技術的範囲に属する限り種々の形態を採りうることは言うまでもない。

【0022】図1及び図2は、実施例のナビゲーション装置1を示す図である。ナビゲーション装置1は、ASIC10と各部の制御を行うCPU20と、DVDプレーヤまたはCDプレーヤである記憶装置30と、ディスプレイ40を備える。ディスプレイ40は、デジタルRGB信号を入力して表示するVGA等(800×480画素等)のカラー液晶ディスプレイである。このデジタルRGB信号は、例えば、同期信号等の制御信号とともにそれぞれの画素の色情報をRGBそれぞれ8本の信号線を使ってデジタル信号でパラレルに送るものである。

【0023】ASIC10は、A/D変換器11と、テレビ映像信号処理部12と、映像信号合成部13と、ディスプレイ映像信号処理部14と、メモリ15(メモリ15a~d)と、I/O部16とを備える。CPU20は、図示しないROMに記憶されたプログラムを実行することで、ナビゲーション機能とテレビ表示機能とディスプレイ表示機能を実現する。ナビゲーション機能は、図示しないGPS等からの位置特定情報及び記憶装置30にセットされた記録媒体からI/O部16を介して上記位置特定情報及び地図情報を入力し、ナビゲーションのための表示情報を生成してメモリ15に書き込んでディスプレイ40へナビゲーション映像を表示させる機能を持つ。またテレビ表示機能は、外部の図示しないテレビ受信機から入力されたテレビ映像信号に基づいてテレビ映像を表示する機能である。そしてディスプレイ表示機能は、図示しないオーディオ装置またはエアコン等からネットワークを介して出力される表示指示情報を、I/O部16から入力して表示情報を生成し、メモリ15

にその表示情報を書き込んで、表示させる機能である。

【0024】CPU20は、CPU20に接続された図示しない出力ポートを制御し、出力ポートに接続された各部への信号を制御する。すなわち、アドレスデコーダに対するテレビ表示制御信号と、テレビ映像信号処理部12に対するデータ取込制御信号と、ディスプレイ映像信号処理部14に対する解像度指示信号と、映像信号合成部13に対する合成指示信号とを、出力ポートのレジスタに値を書き込むことで制御する。

【0025】メモリ15は、メモリ15a~15dの4部のメモリブロック(領域)からなる。そして、これらのメモリブロックをいずれの処理部に割り当てるかは、CPU20の出力ポートからのテレビ表示制御信号の状態に応じてアドレスデコーダが決定する。すなわち、メモリに接続されたアドレスデコーダは、テレビ表示制御信号がアクティブの場合には、テレビ映像信号処理部12がアクセスするアドレスi0~i1にメモリ15aを割り当てる。また、ディスプレイ映像信号処理部14とCPU20のアクセスするアドレスj1~j2にメモリ15bを割り当て、アドレスj2~j3にメモリ15cを割り当て、アドレスj3~j4にメモリ15dを割り当てる。

【0026】一方、テレビ表示制御信号がアクティブでない(インアクティブ)場合には、アドレスデコーダは、ディスプレイ映像信号処理部14とCPU20のアクセスするアドレスj0~j4に、メモリ15a~15dのすべてを割り当てる。すなわち、アドレスj0~j1はメモリ15aに割り当て、アドレスj1~j2にメモリ15bを割り当て、アドレスj2~j3にメモリ15cを割り当て、アドレスj3~j4にメモリ15dを割り当てる。

【0027】テレビ映像信号処理部12は、CPU20の出力ポートからのデータ取込制御信号がアクティブの場合には、A/D変換器11によって、外部のテレビ映像受信機から入力するアナログRGB信号のテレビ映像信号をデジタルデータに変換し、変換されたデジタルデータを、アドレスi0~i1に取り込む。そして、取り込んだデータをアドレスi0~i1から読み出して、縦n倍、横m倍(例えば縦横2倍)に拡大したデジタルRGBの映像信号を生成して映像信号合成部13へ出力する。一方、CPU20の出力ポートからのデータ取込制御信号がアクティブでない場合には、アドレスi0~i1へのデータの取込を停止する。

【0028】ディスプレイ映像信号処理部14は、アドレスj0~j4に割り当てられたメモリのうち、所定のアドレスの範囲のメモリ領域からデータを読み出して映像信号を生成する。例えば、CPU20の出力ポートからの解像度指示信号が高解像度表示モードの場合には、アドレスj0~j4のすべてにアクセスしてメモリ15a~15dのすべての領域からデータを読み出して映像

信号を生成し、映像信号合成部13へ出力する。一方、CPU20から解像度指示信号が低解像度表示モードの場合にはアドレスj3～j4にアクセスしてメモリ15dの領域からデータを読み出して映像信号を生成し、映像信号合成部14へ出力する。

【0029】映像信号合成部13は、合成指示信号がテレビ映像出力モードの場合には、テレビ映像信号処理部12から出力される映像信号をディスプレイ40へ出力する。一方、合成指示信号がディスプレイ映像出力モードの場合には、ディスプレイ映像信号処理部12から出力される映像信号をディスプレイ40へ出力する。また、合成指示信号が映像合成モードの場合には、テレビ映像信号処理部12からの映像信号にディスプレイ映像信号処理部14からの映像信号にスーパーインポーズ（重ね合わせ）してディスプレイ40へ出力する。

【0030】CPU20は、利用者からのテレビ映像の表示指示またはナビゲーション映像の表示指示をスイッチ等の接続された入力ポートの状態を監視して検出する。また、図示しないオーディオ装置またはエアコン等からネットワークを介して動作状態等を示す表示指示の入力を検出する。そしてこれらの表示指示が検出された場合には、前述の各信号を制御する。したがって、前述の各信号に基づいて各部が動作し、ディスプレイ40に表示する映像信号を生成される。

【0031】例えば、CPU20はテレビ映像の表示指示の入力を検出すると、アドレスデコーダへのテレビ表示制御信号をアクティブにし、テレビ映像信号処理部12へのデータ取込制御信号をアクティブにし、ディスプレイ映像信号処理部14への解像度指示信号を低解像度モードにし、映像信号合成部13への合成指示信号をテレビ映像出力モードにするように出力ポートのレジスタに値を書き込む。したがって、アドレスデコーダはテレビ映像信号処理部12がアクセスするアドレスi0～i1にメモリ15aを割り当て、ディスプレイ映像信号処理部14とCPU20のアクセスするアドレスj1～j4をメモリ15b～15dに割り当てる（図1参照）。またテレビ映像信号処理部12は、A/D変換器11によって、外部のテレビ映像受信機から入力するテレビ映像信号をデジタルデータに変換し、変換されたデジタルデータをアドレスi0～i1に取り込む。すなわち、メモリ15aに取り込む。そして、メモリ15aに取り込んだデータをアドレスi0～i1から読み出して、縦n倍、横m倍（例えば縦横2倍）に拡大したデジタルRGBの映像信号を生成して映像信号合成部13へ出力する。そして、映像信号合成部13は、テレビ映像信号処理部12から出力された映像信号をディスプレイ40へ出力する。したがって、ディスプレイ40には、テレビ映像が表示されることとなり、テレビ表示機能を実現することができる。

【0032】一方、CPU20はナビゲーション映像の

表示指示の入力を検出すると、テレビ映像信号処理部12へのデータ取込制御信号をインアクティブにし、アドレスデコーダへのテレビ表示制御信号をインアクティブにし、ディスプレイ映像信号処理部14への解像度指示信号を高解像度モードにし、映像信号合成部13への合成指示信号をディスプレイ映像出力モードにする。したがって、テレビ映像信号処理部12はデータの取込を停止し、アドレスデコーダはディスプレイ映像信号処理部14とCPU20のアクセスするアドレスj0～j4に、メモリ15a～15dのすべてを割り当てる（図2参照）。そして、CPU20は、図示しないGPSやジャイロ等の位置検出器からの情報や、記憶装置30に挿入された記録媒体から地図データ等をI/O部16を介して入力し、現在位置付近の地図等のナビゲーション情報を表示するためのデータをアドレスj0～j4に割り当てられたメモリ15a～15dに書き込む。ディスプレイ映像信号処理部14は、解像度指示信号が高解像度であるので、アドレスj0～j4のデータから映像信号を生成する。また、映像信号合成部13は合成指示信号がディスプレイ映像出力モードであるので、ディスプレイ映像信号処理部14から出力されるナビゲーション映像の映像信号をディスプレイ40へ出力する。したがって、ディスプレイ40にはナビゲーション映像が表示される。このようにしてナビゲーション機能を実現することができる。

【0033】また例えば、前述のようにテレビ映像の表示指示が入力され、テレビ映像を表示中に、図示しないオーディオ装置またはエアコン等から例えば動作状態等を示す表示指示情報がネットワークを介してI/O部16に入力された場合には、CPU20は、その表示指示情報に基づいて表示情報を生成して、アドレスj3～j4に割り当てられたメモリ15dに書き込み、映像信号合成部13への合成指示信号を映像合成モードにする。ディスプレイ映像信号処理部14は、テレビ映像の表示中は、前述のように解像度指示信号が低解像度モードに設定されているので、メモリ15dのデータに基づいて映像信号を生成して映像信号合成部13に出力している。映像信号合成部13は、合成指示信号が映像合成モードであるので、テレビ映像信号処理部12からの映像信号にディスプレイ映像信号処理部14からの映像信号をスーパーインポーズしてディスプレイ40へ出力する。したがって、テレビ映像にディスプレイ映像が重ねて表示される。よって、エアコンやオーディオ機器の状態をテレビを見ながら確認することができる。すなわちテレビ映像の表示中にディスプレイ機能を実現することができる。

【0034】一方、図2のようにナビゲーション映像の表示中に、オーディオ装置またはエアコン等から表示指示が入力された場合には、CPU20は、その表示指示情報に基づいて表示情報を生成して、メモリ15a～1

5dに書き込まれたナビゲーション映像のデータに上書きする。したがって、ナビゲーションの映像を表示しているときであっても、ディスプレイ映像を表示することができる。

【0035】このようにメモリ15を分割して、利用形態に応じてメモリ15の割り当て（マップ先）を変えることができる。よって、メモリ15をそれぞれの表示を行うために別々に用意しなくて済む。すなわち、図3の従来の装置構成を、図1のディスプレイ40の表示に適用した場合には、最低でも、高解像度のナビゲーション映像の表示のためにメモリ15a～15dに相当するメモリと、テレビ映像の表示のためにメモリ15aに相当するメモリと、ディスプレイ表示のためにメモリ15dに相当するメモリを用意する必要がある。一方、本実施例においては、メモリ15a～15dを用意するだけで済む。また、これらに加えてテレビ映像の表示中はCPU20のワーク用のメモリ領域も確保することもできる。

【0036】このように本実施例のナビゲーション装置1によれば、テレビ映像表示機能とナビゲーション機能とディスプレイ機能とを実現するためのメモリをそれぞれ別々に設ける必要がなく、少ないメモリ容量でこれらの機能を実現することができる。しかも、メモリ15aとメモリ15b～15dはアドレスj0～j4として連続したメモリ空間としてアクセス可能に割り当てられる。したがって、高解像度のナビゲーション用の映像をCPUが書き込む際には、連続して書き込むことができ、ソフトウェアを単純化することができる。またディスプレイ映像信号処理部14も連続してメモリ15a～15dにアクセスして映像信号を生成することができ、ハードウェアを単純化することができる。

【0037】なお本実施例においては、ディスプレイ40の入力する映像信号、すなわち映像信号合成部13が出力する映像信号は、前述した方式のデジタルRGB信号としたが、もちろんその他の方式の映像信号であってもよい。また本実施例においては、メモリ15をメモリ15a～15dの4部分けて、各部に割り当てることとしたが、この分け方は自由に決めることができる。すなわち4部でなくてもよく、複数の部分（ブロック）に分ければよい。また、分け方も例えば、1部をCPU20におけるプログラムの実行用のワーク領域として割り当て、残りの3部をナビゲーション映像の生成用に割り当てるようにしてもよいし、1部をテレビ映像の生成用に割り当て、残りの3部をナビゲーション映像の生成用に割り当てるようにしてもよい。

【0038】また、各部の制御はCPUが行うこととしたが、スイッチ等から直接各信号を生成して制御するようにしてもよい。そして、本実施例においては、テレビ表示制御信号の状態によって、アドレスデコーダがメモリ15aのアドレスを変更することとしたが、テレビ映

像信号処理部12とディスプレイ映像信号処理部14のアクセスするアドレスに重ならないようにし、アドレスデコーダがアクセスのあったアドレスに応じて割り当てるメモリを自動的に選択するようにしてもよい。例えばアドレスi0～i1内のアドレスにアクセスがあった場合にはメモリ15aを割り当て、アドレスj0～j1内のアドレスにアクセスがあった場合にもメモリ15aを割り当てるようにする。またアドレスi0～i1とアドレスj0～j1は重ならないように割り当てる。そしてスイッチ等からの指示に応じて、テレビ映像信号処理部12のテレビ映像のデータのアドレスi0～i1の取込と、CPU20のナビゲーション映像のアドレスj0～j4への書き込みのいずれか一方を行うようにCPU20が制御するようにすればよい。

【0039】なお、本実施例において、CPU20及びASIC10が映像信号生成装置に相当する。そして、テレビ映像信号処理部12とディスプレイ映像信号処理部14が映像信号生成手段に相当し、映像信号合成部13が映像信号合成手段に相当する。また、アドレスデコーダが制御手段に相当する。そして、ASIC10がチップに相当する。

【図面の簡単な説明】

【図1】実施例のナビゲーション装置におけるテレビ映像表示時のメモリの割当状態を説明する図である。

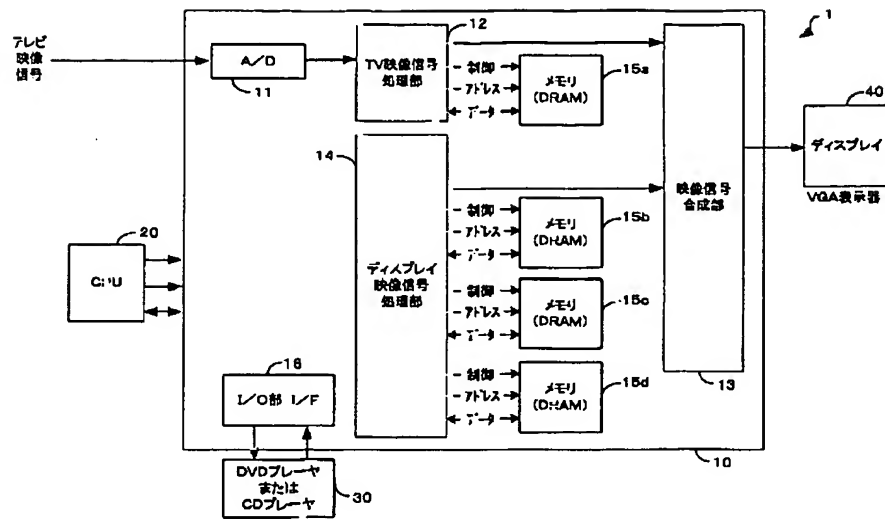
【図2】実施例のナビゲーション装置におけるナビゲーション映像表示時のメモリの割当状態を説明する図である。

【図3】従来のナビゲーション装置を含むマルチビジョンシステムの構成図である。

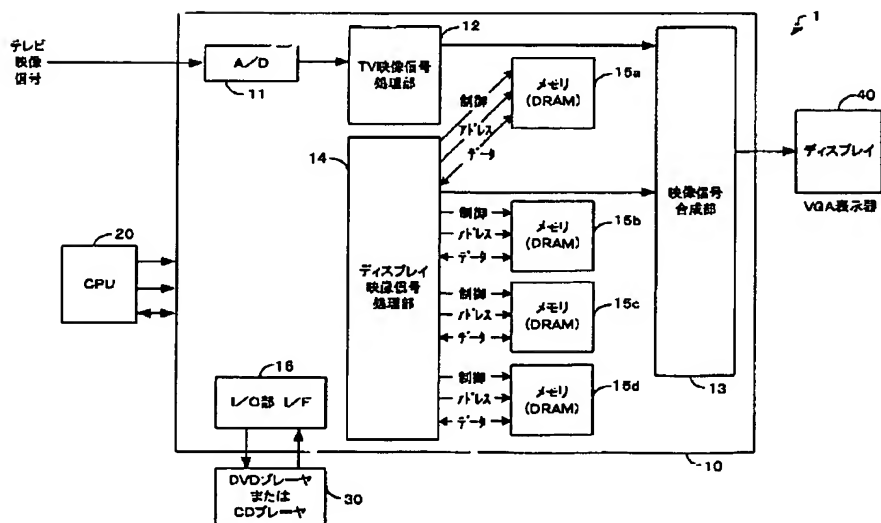
【符号の説明】

1…ナビゲーション装置	10…ASIC
11…A/D変換器	12…テレビ映像信号処理部
13…映像信号合成部	14…ディスプレイ映像信号処理部
14…映像信号合成部	15a～15d…メモリ
16…I/O部	20…CPU
30…記憶装置	40…ディスプレイ
60…ディスプレイ装置	64…ディスプレイASIC
64a…ディスプレイ映像処理部	64b…メモリ
70…ナビゲーション装置	72…CPU
74…ナビASIC	74a…ディスプレイ映像処理部
74b…メモリ	74c…I/O部
76…記憶装置	80…表示装置
82…映像信号合成部	84…ディスプレイ

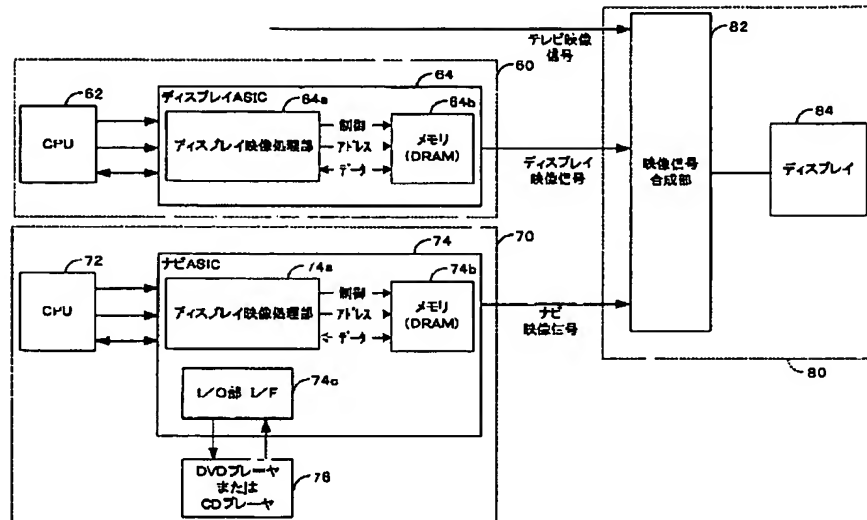
【図1】



【図2】



【図3】



フロントページの続き

(51)Int. Cl. ⁷	識別記号	F I	(参考)
H 0 4 N	5/265	H 0 4 N	5/265
	5/445		5/445
	5/45		5/45

F ターム(参考) 2F029 AA02 AB07 AC02 AC14 AC16
 5C023 AA01 AA11 DA03 DA08
 5C025 BA27 BA28 BA30 CA06 CA09
 DA07 DA10
 5C082 AA00 AA02 BA02 BA12 BA27
 BA41 BB15 BB26 CA55 MM04
 5H180 AA01 BB13 CC12 FF06 FF22
 FF27 FF33 FF40